



Features:

Volle Sperrfähigkeit bei 125° mit 50 Hz

Full blocking capability at 125°C with 50 Hz

Hohe Stoßströme und niedriger Wärme-
widerstände durch NTV-Verbindung
zwischen Silizium und Mo-Trägerscheibe.

High surge currents and low thermal resistance
by using low temperature-connection NTV between
silicon wafer and molybdenum.

Elektroaktive Passivierung durch a - C:H

Electroactive passivation by a - C:H

Elektrische Eigenschaften / Electrical properties

Höchstzulässige Werte / Maximum rated values

Periodische Vorwärts - und Rückwärts - Spitzensperrspannung repetitive peak forward off-state and reverse voltage	f = 50 Hz	V _{DRM} , V _{RRM}	t _{vj min} = -40°C 7000 7500 8000	t _{vj min} = 0°C 7200 7700 8200	V V V
Durchlaßstrom-Grenzeffektivwert RMS forward current		I _{TRMSM}		4000	A
Dauergrenzstrom mean forward current	t _C = 85°C, f = 50Hz t _C = 60°C, f = 50Hz	I _{TAVM}		1910 2560	A A
Stoßstrom-Grenzwert surge forward current	t _{vj} = 25°C, t _p = 10ms, V _R = 0 t _{vj} = t _{vj max} , t _p = 10ms, V _R = 0	I _{TSM}		45 40	kA kA
Grenzlastintegral I ² t-value	t _{vj} = 25°C, t _p = 10ms t _{vj} = t _{vj max} , t _p = 10ms	I ² t		10,1 · 10 ⁶ 8,0 · 10 ⁶	A ² s A ² s
Kritische Stromsteilheit, periodisch critical rate of rise of on-state current, repetitive	DIN IEC 747-6 f = 50Hz, V _D = 0,67 V _{DRM} i _{GM} = 3A, di _G /dt = 6A/μs	(di/dt) _{cr}		150	A/μs
Kritische Spannungssteilheit critical rate of rise of off-state current	t _{vj} = t _{vj max} , V _D = 0,67 V _{DRM} 5. Kennbuchstabe / 5 th letter H	(dv/dt) _{cr}		2000	V/μs

Technische Information / Technical Information

Netz Thyristor
Phase Control Thyristor

T 1501N 70...80TOH

eupec

N



Elektrische Eigenschaften / Electrical properties

Charakteristische Werte / Characteristic values

Durchlaßspannung on-state voltage	$t_{ij} = t_{ij \max}, i_T = 4 \text{ kA}$	V_T	typ 2,8	max 3,0	V
Schleusenspannung / threshold voltage Ersatzwiderstand / slope resistance	$t_{ij} = t_{ij \max}$	$V_{(TO)}$ r_T	typ 1,2 0,4	max 1,24 0,44	V mΩ
Durchlaßrechenkennlinien On - state characteristics for calculation $V_T = A + B \cdot i_T + C \cdot \ln(i_T + 1) + D \cdot \sqrt{i_T}$ 500 A ≤ i_T ≤ 5000 A	$t_{ij} = t_{ij \max}$	A B C D	typ 0,616 0,000219 0,0342 0,0161	max -0,0864 0,000343 0,2021 0,000614	
Zündstrom gate trigger current	$t_{ij} = 25^\circ\text{C}, v_D = 6 \text{ V}$	I_{GT}		350	mA
Zündspannung gate trigger voltage	$t_{ij} = 25^\circ\text{C}, v_D = 6 \text{ V}$	V_{GT}		2,5	V
Nicht zündender Steuerstrom gate non-trigger current	$t_{ij} = t_{ij \max}, v_D = 6 \text{ V}$ $t_{ij} = t_{ij \max}, v_D = 0,5 V_{DRM}$	I_{GD}		20 10	mA mA
nicht zündende Steuerspannung gate non-trigger voltage	$t_{ij} = 25^\circ\text{C}, v_D = 0,5 V_{DRM}$	V_{GD}		0,4	V
Haltestrom holding current	$t_{ij} = 25^\circ\text{C}, v_D = 12 \text{ V}, R_A = 4,7 \Omega$	I_H		350	mA
Einraststrom latching current	$t_{ij} = 25^\circ\text{C}, v_D = 12 \text{ V}, R_{GK} \geq 10 \Omega$ $i_{GM} = 3 \text{ A}, di_G/dt = 6 \text{ A}/\mu\text{s}, t_g = 20 \mu\text{s}$	I_L		3	A
Vorwärts- und Rückwärts-Sperrstrom forward off-state and reverse currents	$t_{ij} = t_{ij \max}$ $v_D = V_{DRM}, v_R = V_{RRM}$	i_D, i_R		500	mA
Zündverzug gate controlled delay time	DIN IEC 747-6 $t_{ij} = 25^\circ\text{C},$ $i_{GM} = 3 \text{ A}, di_G/dt = 6 \text{ A}/\mu\text{s}$	t_{gd}		2,5	μs
Freiwerdezeit circuit commutated turn-off time	$t_{ij} = t_{ij \max}, i_{TM} = I_{TAVM}$ $v_{RM} = 100 \text{ V}, v_{DM} = 0,67 V_{DRM}$ $dv_D/dt = 20 \text{ V}/\mu\text{s}, -di_T/dt = 10 \text{ A}/\mu\text{s}$ 4. Kennbuchstabe / 4 th letter O	t_q	typ	550	μs
Sperrverzögerungsladung recovered charge	$t_{ij} = t_{ij \max}$ $i_{TM} = 2,5 \text{ kA}, di/dt = 10 \text{ A}/\mu\text{s}$ $v_R = 0,5 V_{RRM}, v_{RM} = 0,8 V_{RRM}$	Q_r		15	mAs
Rückstromspitze peak reverse recovery current	$t_{ij} = t_{ij \max}$ $i_{TM} = 2,5 \text{ kA}, di/dt = 10 \text{ A}/\mu\text{s}$ $v_R = 0,5 V_{RRM}, v_{RM} = 0,8 V_{RRM}$	I_{RM}		350	A

Technische Information / Technical Information

Netz Thyristor
Phase Control Thyristor

T 1501N 70...80TOH

eupec

N



Thermische Eigenschaften / Thermal properties

Innerer Wärmewiderstand thermal resistance, junction to case	beidseitig / two-sided, $\Theta = 180^\circ\text{sin}$ beidseitig / two-sided, DC Anode / anode DC Kathode / cathode DC	R_{thJC}	0,0063 0,0060 0,0106 0,0138	$^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$ $^\circ\text{C/W}$
Übergangs-Wärmewiderstand thermal resistance, case to heatsink	beidseitig / two-sided einseitig / single-sided	R_{thCK}	0,0015 0,003	$^\circ\text{C/W}$ $^\circ\text{C/W}$
Höchstzulässige Sperrschichttemperatur max. junction temperature		$t_{vj\text{ max}}$	125	$^\circ\text{C}$
Betriebstemperatur operating temperature		$t_{c\text{ op}}$	-40...+125	$^\circ\text{C}$
Lagertemperatur storage temperature		t_{stg}	-40...+150	$^\circ\text{C}$

Mechanische Eigenschaften / Mechanical properties

Gehäuse, siehe Anlage case, see appendix			Seite 4	
Si-Element mit Druckkontakt, Amplifying-Gate Si-pellet with pressure contact, amplifying gate			101TN80	
Anpreßkraft clampig force		F	63...91	KN
Gewicht weight		G	typ 3200	g
Kriechstrecke creepage distance			49	mm
Feuchtekategorie humidity classification	DIN 40040		C	
Schwingfestigkeit vibration resistance	f = 50Hz		50	m/s ²

Mit dieser technischen Information werden Halbleiterbauelemente spezifiziert, jedoch keine Eigenschaften zugesichert. Sie gilt in Verbindung mit den zugehörigen technischen Erläuterungen.
This technical Information specifies semiconductor devices but promises no characteristics. It is valid in combination with the belonging technical notes.

Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

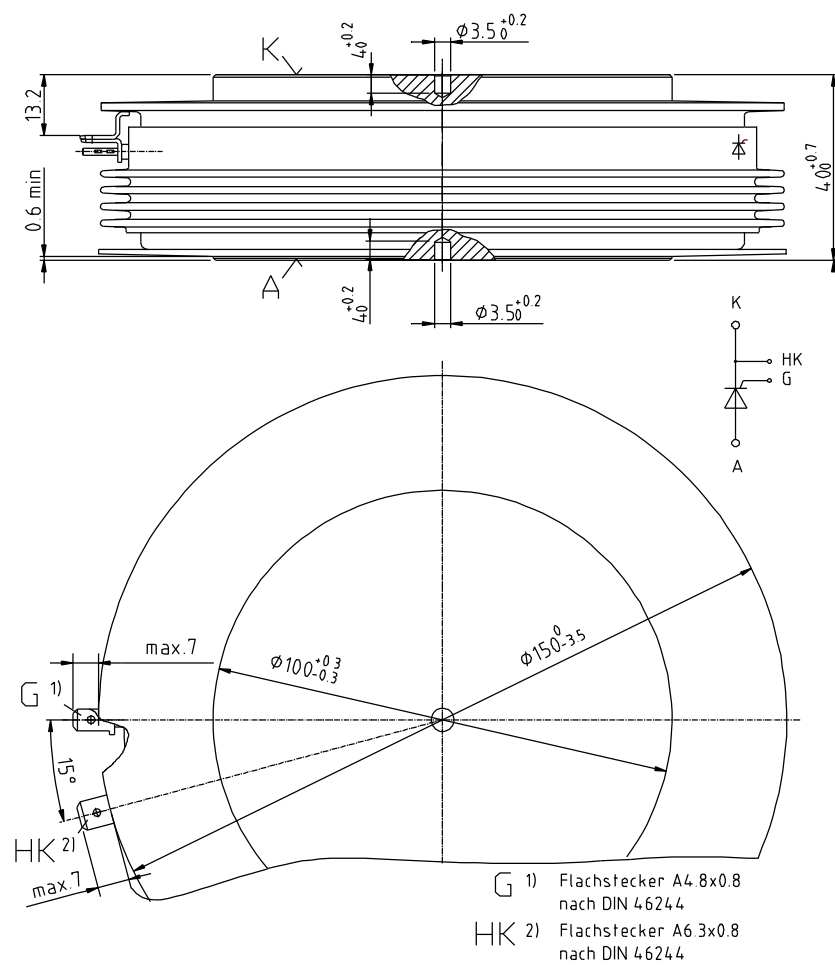
Phase Control Thyristor, light triggered
with integrated overvoltage protection

T 1501 N 75...80 TOH

N



Maßbild / Outline



Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

T 1501 N 75...80 TOH

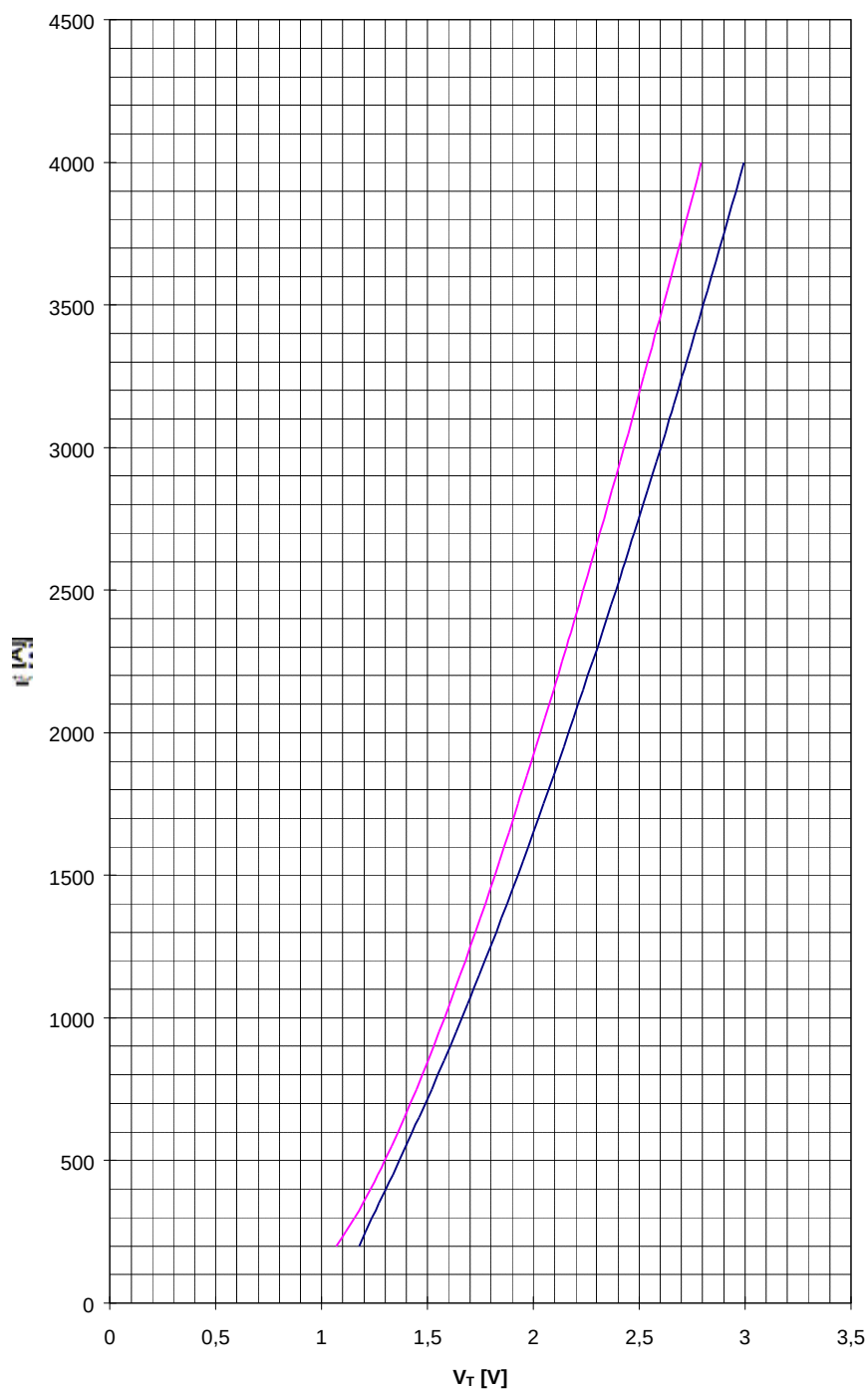
Phase Control Thyristor, light triggered
with integrated overvoltage protection

N



Durchlaßkennlinien $i_T = f(v_T)$ Limiting and typical on-state characteristic

$t_{vj} = 125\text{ °C}$



Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

T 1501 N 75...80 TOH

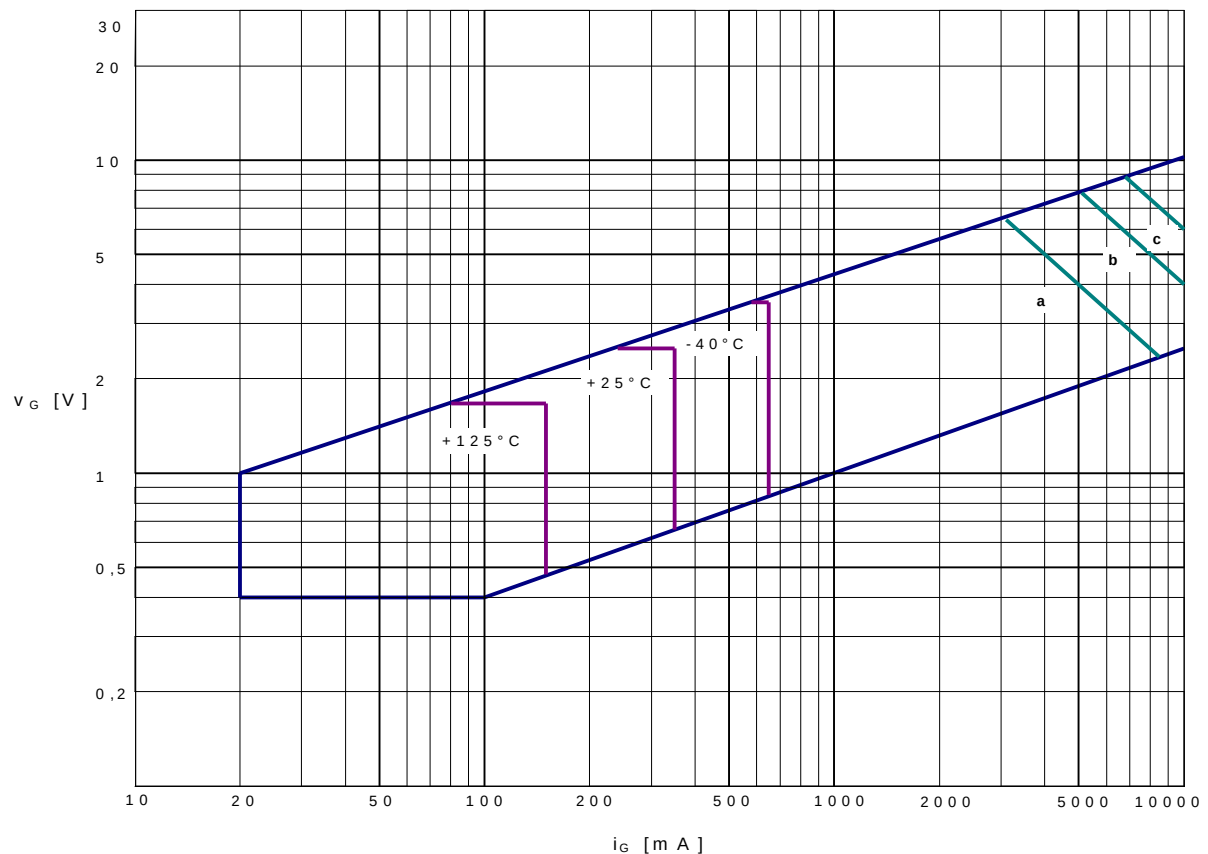
Phase Control Thyristor, light triggered
with integrated overvoltage protection

N



Steuerkreischarakteristik mit Zündbereichen Gate characteristic with triggering areas $v_G = f(i_G), V_D = 6V$

Parameter		a	b	c
Steuerimpulsdauer / trigger pulse duration	$t_g(\text{ms})$	10	1	0,5
Höchstzulässige Spitzensteuerverlustleistung				
Max. rated peak power dissipation	$P_{GM}(\text{W})$	20	40	60



Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

T 1501 N 75...80 TOH

Phase Control Thyristor, light triggered
with integrated overvoltage protection

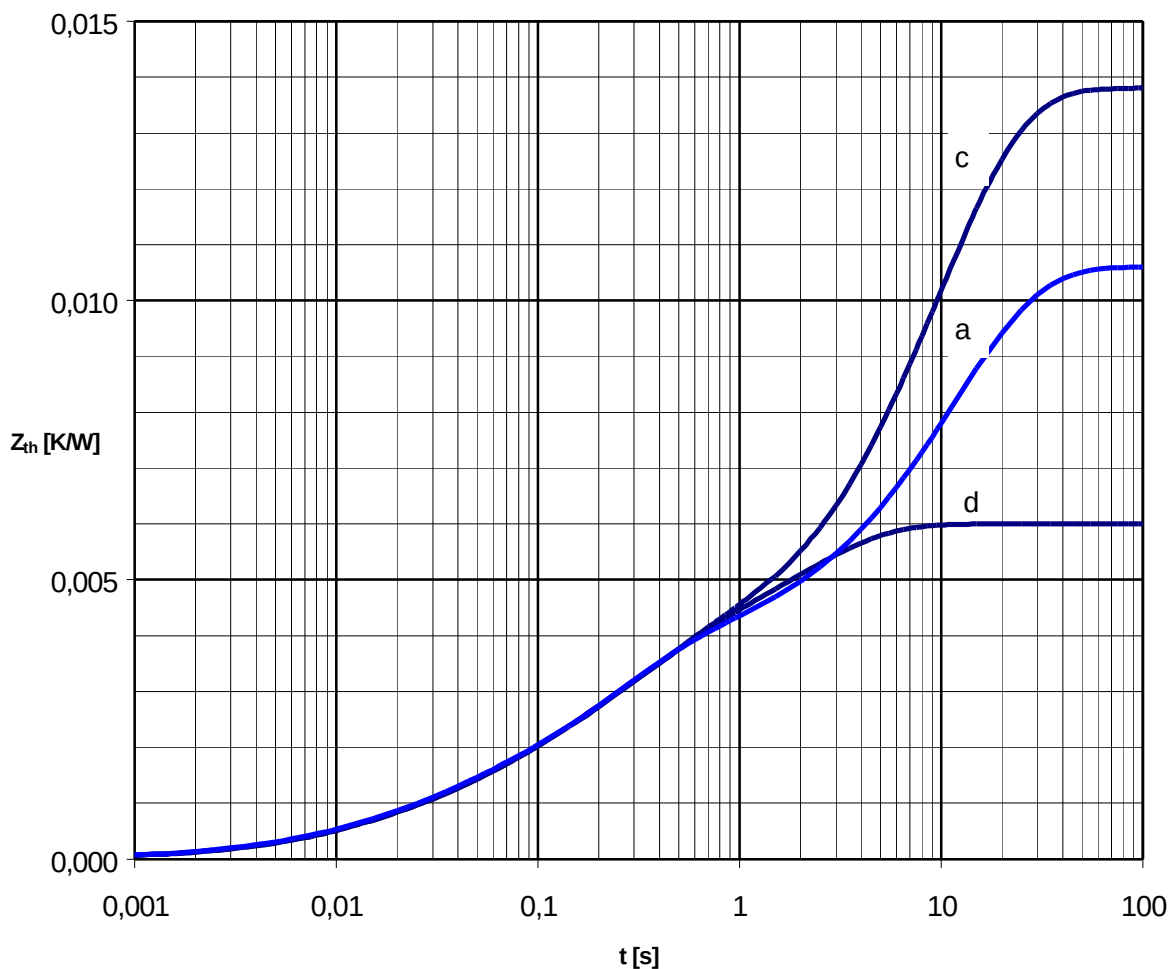
N



Transienter innerer Wärmewiderstand Transient thermal impedance $Z_{th\,JC} = f(t)$

$$Z_{th\,JC}(t) = \sum_n R_{th\,n} \cdot (1 - e^{-t/\tau_n})$$

	beidseitige Kühlung / double sided cooling		kathodenseitige Kühlung / cathod sided cooling		anodenseitige Kühlung / anode sided cooling	
n	$R_{th\,n}$ [K/W]	τ_n [s]	$R_{th\,n}$ [K/W]	τ_n [s]	$R_{th\,n}$ [K/W]	τ_n [s]
1	0,00238	2,06	0,0102	9,62	0,00662	11,6
2	0,00202	0,301	0,00224	0,268	0,00043	0,946
3	0,00110	0,0674	0,00092	0,0532	0,00248	0,219
4	0,0005	0,0122	0,00044	0,0107	0,00081	0,0310
5	0	1	0	1	0,00026	0,00761
S	0,006	-	0,0138	-	0,0106	-



Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

T 1501 N 75...80 TOH

Phase Control Thyristor, light triggered
with integrated overvoltage protection

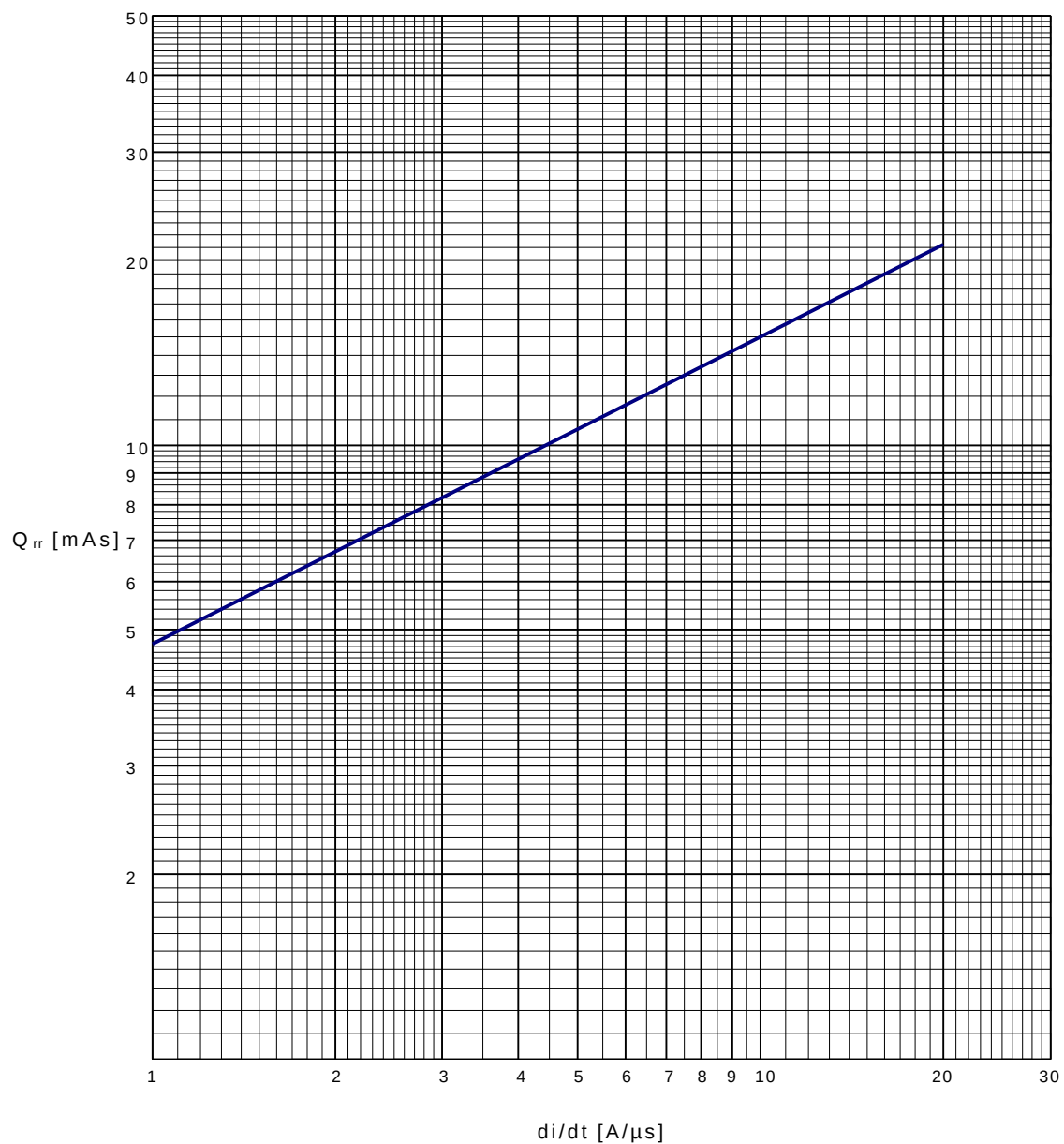
N



Sperrverzögerungsladung / recovered charge

$$Q_{rr} = f (di/dt)$$

$$t_{vj} = 125^{\circ}\text{C}, I_{TM} = 4000\text{A}, v_R = 0,5 \cdot V_{RRM}, v_{RM} = 0,8 \cdot V_{RRM}$$



Lichtgezündeter Netz Thyristor
mit integriertem Überspannungsschutz

T 1501 N 75...80 TOH

Phase Control Thyristor, light triggered
with integrated overvoltage protection

N



Rückstromspitze / reverse recovery current (typische Abhängigkeit / typical dependence)

$$I_{RM} = f(di/dt)$$

$$t_{vj} = 125^{\circ}\text{C}, I_{TM} = 2500\text{A}, v_R = 0,5 \cdot V_{RRM}, v_{RM} = 0,8 \cdot V_{RRM}$$

