

2M X 32 Bits (8MB) Asynchronous SRAM 72-Pin SIMM

FEATURES

- Performance range:
10ns, 12ns, and 15ns max. access times available
- SRAM Components
- Fully static operation—no clocks or refresh required
- +3.3V $\pm$ 0.3V power supply
- JEDEC compatible pinout
- TLL compatible inputs and outputs
- 72-Pin SIMM gold edge connectors

PIN CONFIGURATION

Pin Symbols

Pin	Symbol	Pin	Symbol	Pin	Symbol
1	NC	25	DQ ₁₃	49	DQ ₂₇
2	NC	26	DQ ₅	50	DQ ₁₉
3	PD ₃	27	DQ ₁₄	51	A ₃
4	PD ₄	28	DQ ₆	52	A ₁₀
5	V _{SS}	29	DQ ₁₅	53	A ₄
6	PD ₁	30	DQ ₇	54	A ₁₁
7	PD ₂	31	V _{SS}	55	A ₅
8	DQ ₀	32	$\overline{WE}$	56	A ₁₂
9	DQ ₈	33	A ₁₅	57	V _{CC}
10	DQ ₁	34	A ₁₄	58	A ₁₃
11	DQ ₉	35	$\overline{CS}_2$	59	A ₆
12	DQ ₂	36	$\overline{CS}_1$	60	DQ ₂₀
13	DQ ₁₀	37	$\overline{CS}_4$	61	DQ ₂₈
14	DQ ₃	38	$\overline{CS}_3$	62	DQ ₂₁
15	DQ ₁₁	39	A ₁₇	63	DQ ₂₉
16	V _{CC}	40	A ₁₈	64	DQ ₂₂
17	A ₀	41	$\overline{OE}$	65	DQ ₃₀
18	A ₇	42	V _{SS}	66	DQ ₂₃
19	A ₁	43	DQ ₂₄	67	DQ ₃₁
20	A ₈	44	DQ ₁₆	68	V _{SS}
21	A ₂	45	DQ ₂₅	69	A ₁₈
22	A ₉	46	DQ ₁₇	70	A ₁₉
23	DQ ₁₂	47	DQ ₂₆	71	A ₂₀
24	DQ ₄	48	DQ ₁₈	72	NC

Presence Detect Pins

PD₁=NC, PD₂=V_{SS}, PD₃=V_{SS}, PD₄=NC

GENERAL DESCRIPTION

The SimpleTech SL8322M2S-xxAVG is a 2M x 32 bits asynchronous Static RAM (SRAM) 72-Pin Single In-line Memory Module (SIMM). The module consists of sixteen 1M x 4 bits SRAM memory components in 32-pin SOJ packages mounted on a 72-pin glass epoxy substrate. Decoupling capacitors of are also mounted. The module is intended for mounting into 3.3v 72-pin SIMM sockets with gold connectors.

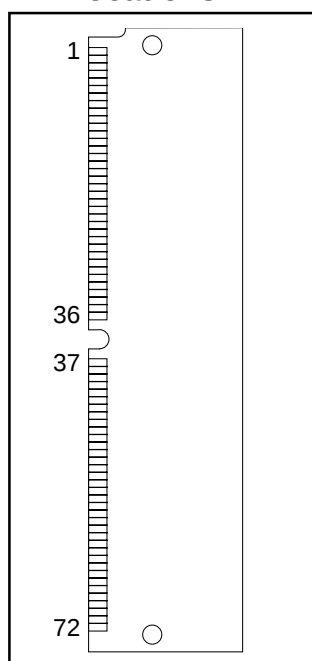
ORDERING INFORMATION

Part Number	Max. Access Time
SL8322M2S-10AVG	10ns
SL8322M2S-12AVG	12ns
SL8322M2S-15AVG	15ns

Pin Functions

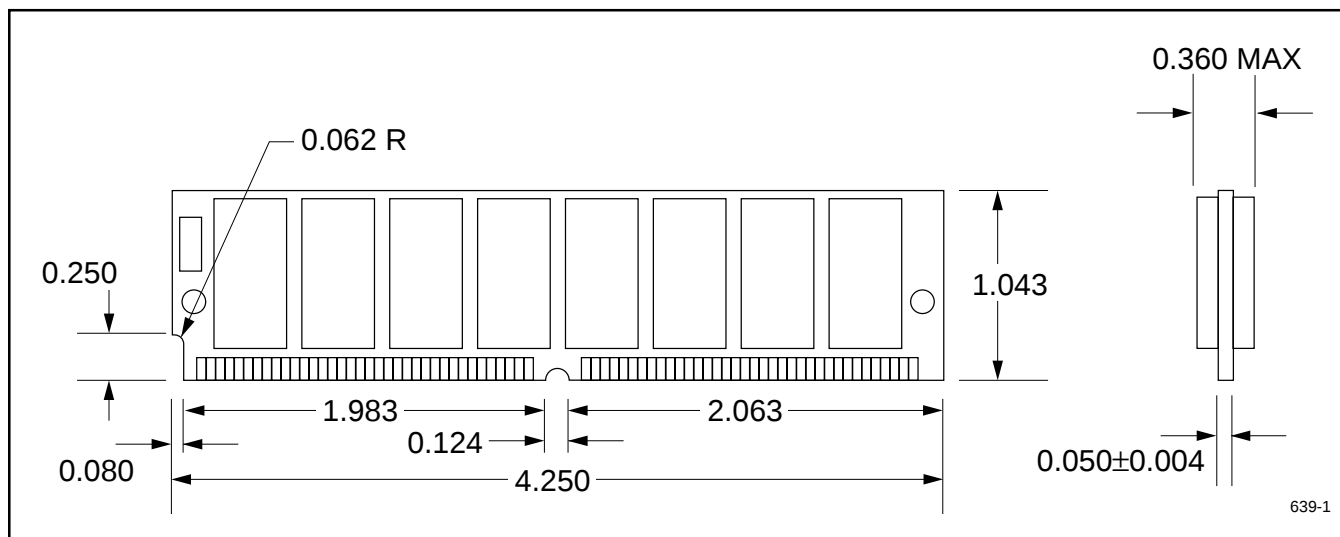
Pin Name	Pin Function
A ₀ -A ₂₀	Address Inputs
DQ ₀ -DQ ₃₁	Data Inputs/Outputs
$\overline{WE}$	Write Enable
$\overline{CS}_1$ - $\overline{CS}_4$	Chip Select Inputs
$\overline{OE}$	Output Enable Input
PD ₁ -PD ₄	Presence Detect Outputs
V _{CC}	Power (+3.3V)
V _{SS}	Ground
NC	No Connection

Pin Locations



PACKAGE DIMENSIONS

Units: Inches

TOLERANCES: ± 0.005 UNLESS OTHERWISE SPECIFIED

FUNCTIONAL BLOCK DIAGRAM

