

2M X 36 Bits DRAM SIMM with Fast Page Mode (FPM)

FEATURES

- Performance range:

	t _{RAC}	t _{CAC}	t _{RC}	t _{PC}
SL...-A60	60ns	15ns	110ns	40ns
SL...-A70	70ns	20ns	130ns	45ns

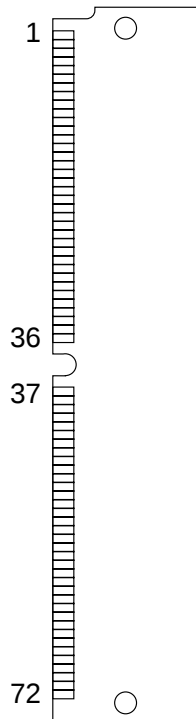
- Fast Page Mode operation called hyper page mode
- $\overline{\text{CAS}}$ -before-RAS refresh capability
- $\overline{\text{RAS}}$ -only and Hidden refresh capability
- TTL compatible inputs and outputs
- +5V $\pm$ 10% power supply
- 1024 cycles/16ms refresh
- JEDEC standard pinout
- Gold or Tin edge connectors

PIN CONFIGURATION

Pin Symbols

Pin	Symbol	Pin	Symbol	Pin	Symbol
1	V _{SS}	25	DQ ₂₄	49	DQ ₉
2	DQ ₀	26	DQ ₇	50	DQ ₂₇
3	DQ ₁₈	27	DQ ₂₅	51	DQ ₁₀
4	DQ ₁	28	A ₇	52	DQ ₂₈
5	DQ ₁₉	29	NC	53	DQ ₁₁
6	DQ ₂	30	V _{CC}	54	DQ ₂₉
7	DQ ₂₀	31	A ₈	55	DQ ₁₂
8	DQ ₃	32	A ₉	56	DQ ₃₀
9	DQ ₂₁	33	NC	57	DQ ₁₃
10	V _{CC}	34	$\overline{\text{RAS}}_2$	58	DQ ₃₁
11	NC	35	DQ ₂₆	59	V _{CC}
12	A ₀	36	DQ ₈	60	DQ ₃₂
13	A ₁	37	DQ ₁₇	61	DQ ₁₄
14	A ₂	38	DQ ₃₅	62	DQ ₃₃
15	A ₃	39	V _{SS}	63	DQ ₁₅
16	A ₄	40	$\overline{\text{CAS}}_0$	64	DQ ₃₄
17	A ₅	41	$\overline{\text{CAS}}_2$	65	DQ ₁₆
18	A ₆	42	$\overline{\text{CAS}}_3$	66	NC
19	NC	43	$\overline{\text{CAS}}_1$	67	PD ₁
20	DQ ₄	44	$\overline{\text{RAS}}_0$	68	PD ₂
21	DQ ₂₂	45	NC	69	PD ₃
22	DQ ₅	46	NC	70	PD ₄
23	DQ ₂₃	47	$\overline{\text{W}}$	71	NC
24	DQ ₆	48	NC	72	V _{SS}

Pin Locations



GENERAL DESCRIPTION

The SiliconTech SL36(S/T)6A2M1B-Axx is a 2M x 36 bits Dynamic RAM (DRAM) Single In-line Memory Module (SIMM). This module consists of four CMOS 1M x 16 bits DRAM components in 42-pin 400-mil SOJ packages, and eight CMOS 1M x 1 bit DRAMs components in 20-pin 300-mil SOJ packages.

The SL36S6A2M1B-Axx has gold edge connectors and the SL36T6A2M1B-Axx has tin edge connectors. The SL36(S/T)6A2M1B-A60 and the SL36(S/T)6A2M1B-A70 has a t_{RAC} of 60ns and 70ns respectively.

Pin Functions

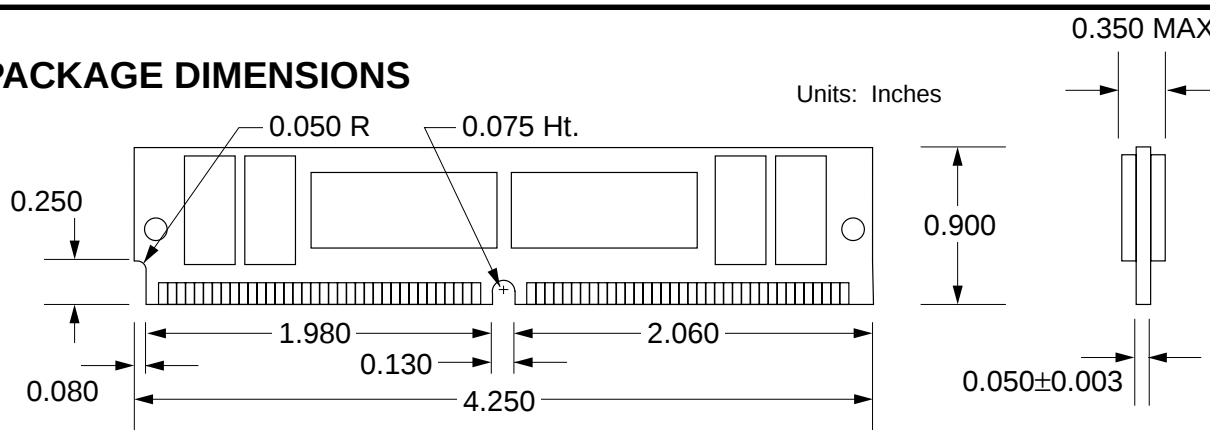
Pin Symbol	Pin Function
A ₀ -A ₉	Address Inputs
DQ ₀ -DQ ₃₅	Data In/Out
$\overline{\text{W}}$	Read/Write Input
$\overline{\text{RAS}}_0$ - $\overline{\text{RAS}}_3$	Row Address Strobe
$\overline{\text{CAS}}_0$ - $\overline{\text{CAS}}_3$	Column Address Strobe
PD ₁ -PD ₄	Presence Detect
V _{CC}	Power (+5V)
V _{SS}	Ground
NC	No Connection

Presence Detect Pins*

Pin Symbol	SL...-A60 (t _{RAC} =60ns)	SL...-A70 (t _{RAC} =70ns)
PD ₁	NC	NC
PD ₂	NC	NC
PD ₃	NC	V _{SS}
PD ₄	NC	NC

* Pin Connection Changing Available

PACKAGE DIMENSIONS



195-3

TOLERANCES: ± 0.005 UNLESS OTHERWISE SPECIFIED

FUNCTIONAL BLOCK DIAGRAM

