



带中文字库图形液晶显示模块

LCMxxZK

使用说明书

本说明书的内容如有修正，恕不另行通知。未得青云创新的允许，不得以任何理由将本说明书的内容以电子或机械的方式，将档案转换成其它格式并予以重制、传输。

版权

©2002-08 BEIJING QINGYUN HI-TECH DEVELOPMENT CO.,LTD 版权所有，翻印必究。

2004/1/1 Version: 1.2

北京 **青云创新** 科技发展有限公司
BEIJING QINGYUN HI-TECH DEVELOPMENT CO., LTD



1 产品简介

LCM12232ZK 中文液晶显示模块的液晶屏幕为 122*32, 可显示两行, 每行可显示 7 个半汉字。

LCM12832ZK 中文液晶显示模块的液晶屏幕为 128*32, 可显示两行, 每行可显示 8 个汉字。

LCM12864ZK 中文液晶显示模块的液晶屏幕为 128*64, 可显示四行, 每行可显示 8 个汉字。

LCM128645ZK 中文液晶显示模块的液晶屏幕为 128*64, 可显示四行, 每行可显示 8 个汉字。

LCM16032ZK 中文液晶显示模块的液晶屏幕为 160*32, 可显示两行, 每行可显示 10 个汉字。

中文液晶显示模块 LCMxxZK 的字型 ROM 内含 8192 个 16*16 点中文字型和 128 个 16*8 半宽的字母符号字型; 另外绘图显示画面提供一个 64*256 点的绘图区域 (GDRAM); 而且内含 CGRAM 提供 4 组软件可编程的 16*16 点阵造字功能。电源操作范围宽(2.7V to 5.5V); 低功耗设计可满足产品的省电要求。同时, 与单片机等微控器的接口界面灵活(三种模式: 并行 8 位/4 位, 串行 3 线/2 线)。

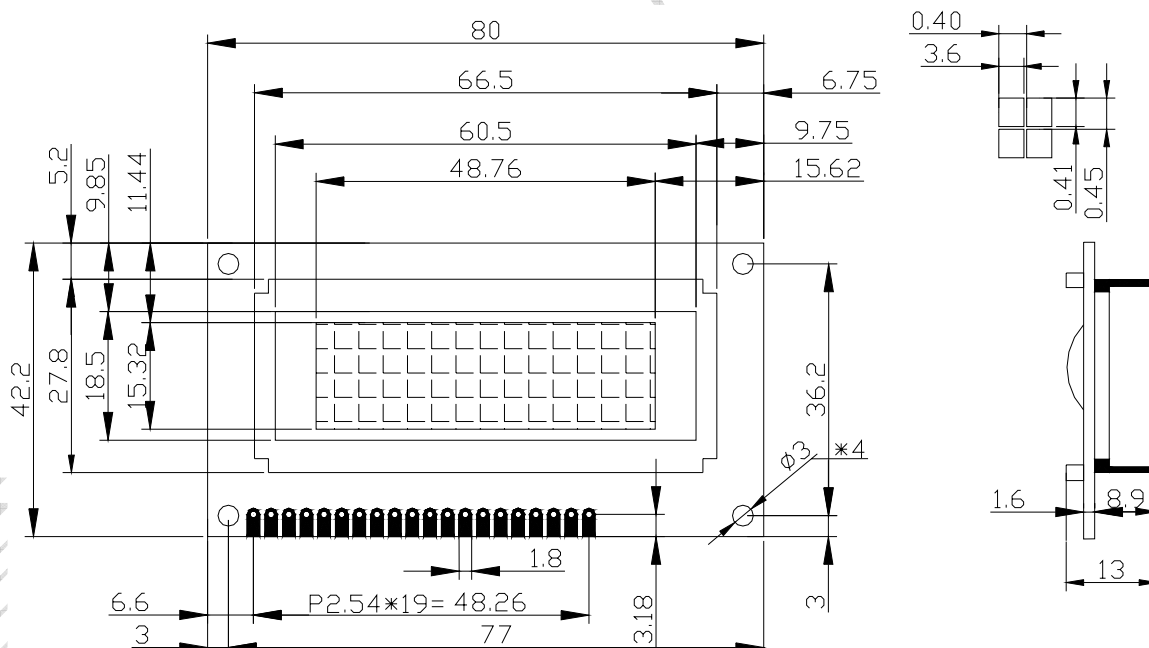
中文液晶显示模块可实现汉字、ASCII 码、点阵图形的同屏显示, 广泛用于各种仪器仪表、家用电器和信息产品上作为显示器件。

中文液晶显示模块具有上/下/左/右移动当前显示屏幕及清除屏幕的命令, 具有光标显示/闪烁控制命令及关闭显示命令。预留多种控制线(复位/串并选择/亮度调整)供用户灵活使用。

注: 模块出厂时, 分为 3V 或 5V 两种! (用户可指定)。

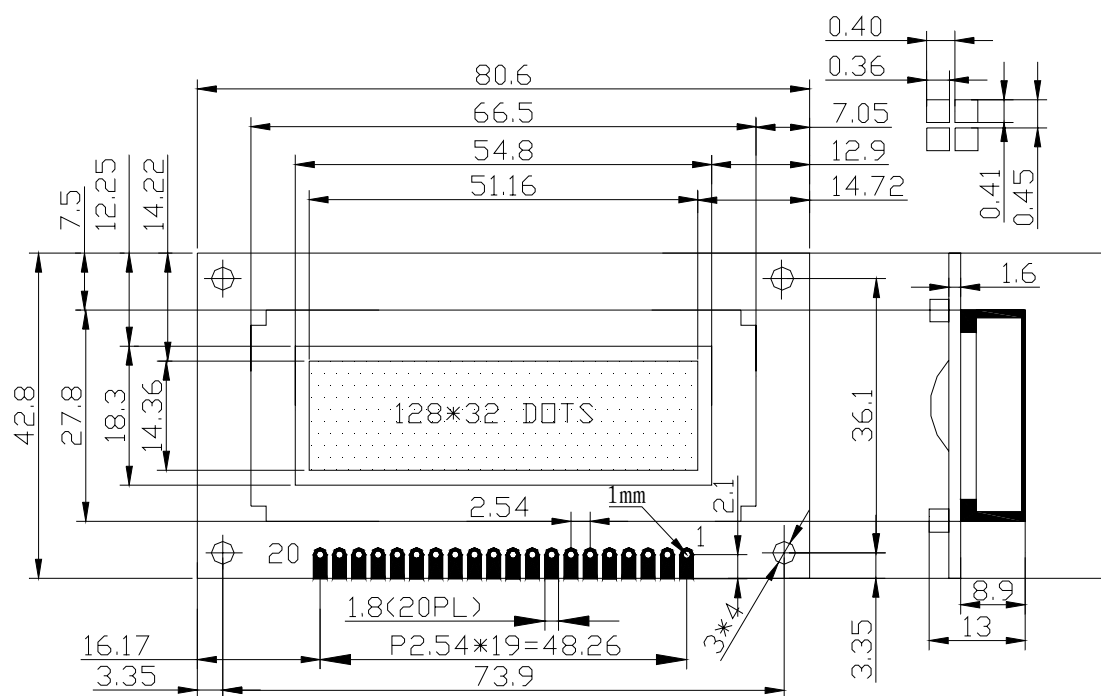
2 外型尺寸图

2.1 LCM12232ZK

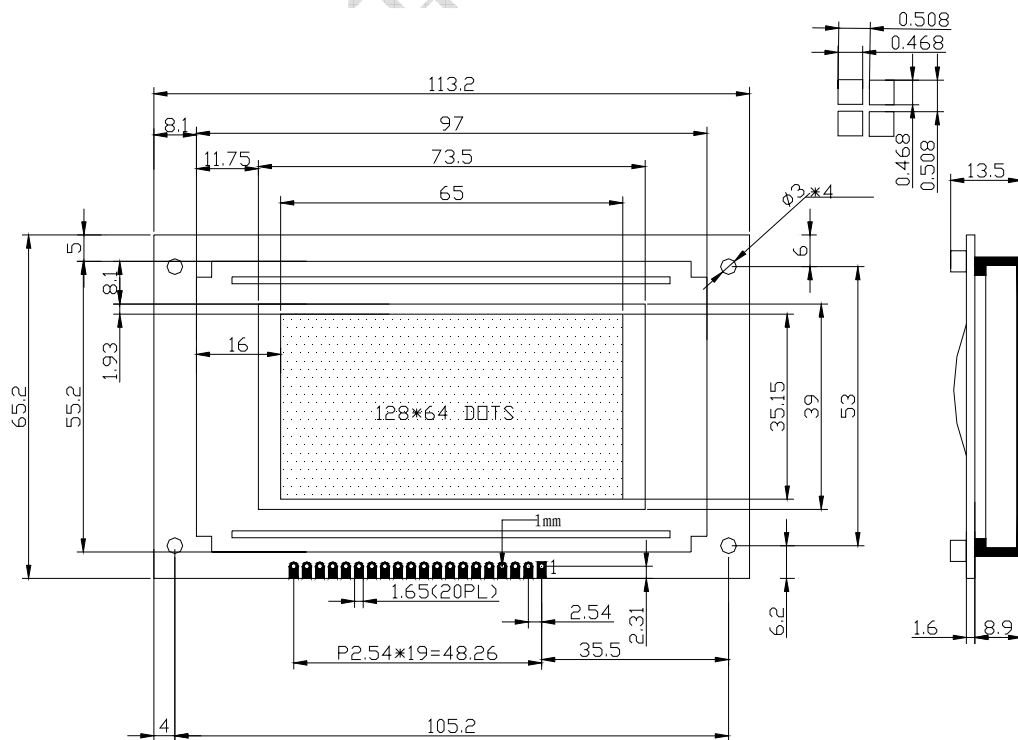




2.2 LCM12832ZK

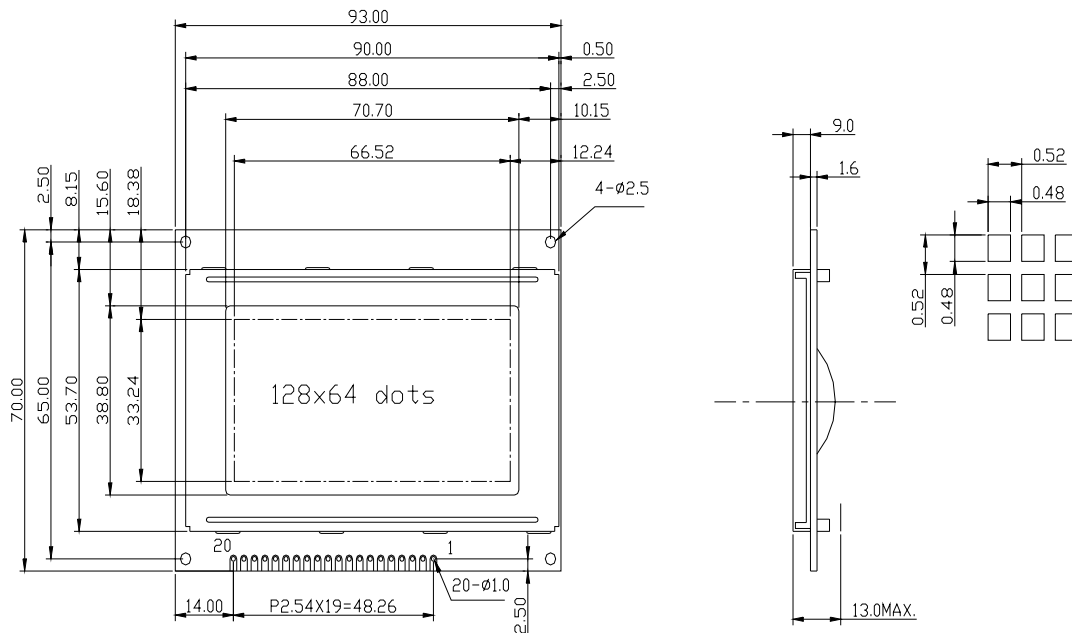


2.3 LCM12864ZK

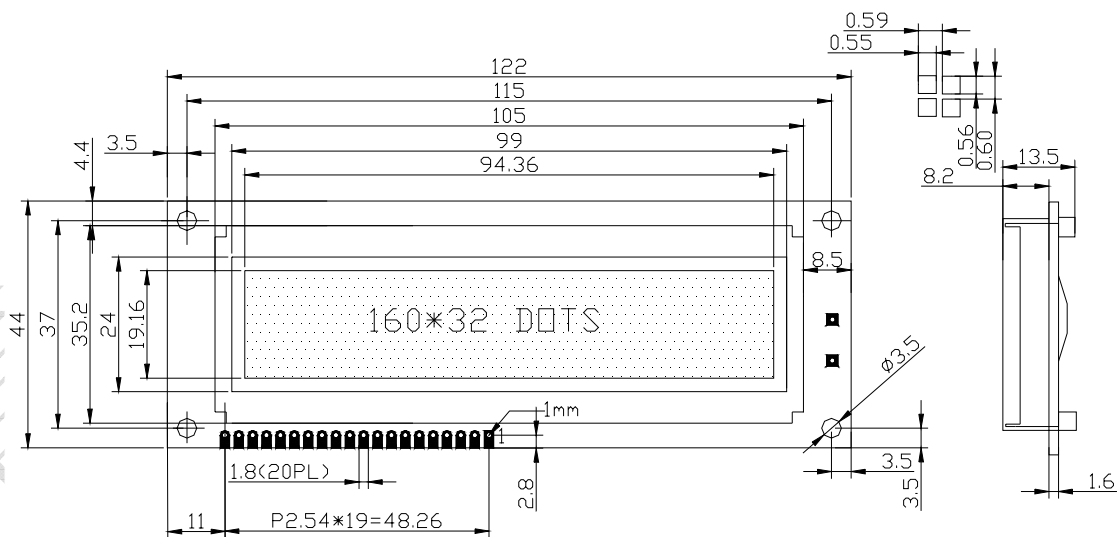




2.4 LCM128645ZK



2.5 LCM16032ZK





3 电性能参数

编号	名称	单位	参数	说明
1	模块电压. (VDD)	V	3V/5V	由模块上的 R、C 决定
2	模块电流	mA	3V 1.2mA 5V 2mA	
3	输入电压	V	0-----VDD	

注：背光电压/电流参考 电压 4.0-4.4V (可用+5V 串接二极管降压得到)，电流 50-160mA

4 引脚说明

4.1 LCM12232ZK/LCM12832ZK

引脚	名称	方向	说明
**1	V0	X	LCD 亮度调整，外接电阻端
**2	VR	X	LCD 亮度调整，外接电阻端
3	GND	X	地
4	VCC	X	3V/5V
5	NC	X	未用
6	RS (CS)	I	选择寄存器 (并行) 0: 指令寄存器 1: 数据寄存器 片选 (串行) 0: 禁止 1: 允许
7	RW (SID)	I	读写控制脚 (并行) 0: 写入 1: 读 输入串行数据 (串行)
8	E (SCLK)	I	读写数据起始脚 (并行) 输入串行脉冲 (串行)
9	D0	I/O	数据线 0
10	D1	I/O	数据线 1
11	D2	I/O	数据线 2
12	D3	I/O	数据线 3
13	D4	I/O	数据线 4
14	D5	I/O	数据线 5
15	D6	I/O	数据线 6
16	D7	I/O	数据线 7
*17	PSB	I/O	控制界面 0: 串行, 1: 并行 8/4 位
*18	/RST	I/O	复位信号 低有效
19	LK	I	背光源负极, 接 0V
20	LA	I	背光源正极, 接 4.2V

4.2 LCM12864ZK

引脚	名称	方向	说明
1	K	X	背光源负极, 接 0V
2	A	X	背光源正极, 接 4.2V
3	GND	X	地
4	VCC	X	3V /5V
5	NC	X	未用
6	RS (CS)	I	选择寄存器 (并行) 0: 指令寄存器 1: 数据寄存器 片选 (串行) 0: 禁止 1: 允许
7	RW (SID)	I	读写控制脚 (并行) 0: 写入 1: 读 输入串行数据 (串行)
8	E (SCLK)	I	读写数据起始脚 (并行) 输入串行脉冲 (串行)
9	D0	I/O	数据线 0
10	D1	I/O	数据线 1
11	D2	I/O	数据线 2
12	D3	I/O	数据线 3
13	D4	I/O	数据线 4
14	D5	I/O	数据线 5
15	D6	I/O	数据线 6
16	D7	I/O	数据线 7
*17	PSB	I/O	控制界面 0: 串行, 1: 并行 8/4 位
*18	/RST	I/O	复位信号, 低有效
**19	/R	X	LCD 亮度调整, 外接电阻端
**20	/O	X	LCD 亮度调整, 外接电阻端



4.3 LCM128645ZK

引脚	名 称	方向	说 明
1	V _{SS}	X	地
2	V _{DD}	X	逻辑电压
3	NC	X	未用
4	RS	I	选择寄存器(并行) 0: 指令寄存器 1: 数据寄存器 片选(串行) 0: 禁止 1: 允许
5	R/W	I	读写控制脚(并行) 0: 写入 1: 读 输入串行数据(串行)
6	E	I	读写数据起始脚(并行) 输入串行脉冲(串行)
7	DB0	I/O	数据线 0
8	DB1	I/O	数据线 1
9	DB2	I/O	数据线 2
10	DB3	I/O	数据线 3
11	DB4	I/O	数据线 4
12	DB5	I/O	数据线 5
13	DB6	I/O	数据线 6
14	DB7	I/O	数据线 7
*15	PSB	I/O	控制界面 0: 串行, 1: 并行 8/4 位
16	NC	X	未用
*17	/RST	I/O	复位信号, 低有效
18	NC	X	未用
19	LED+	I	背光正极, 接 4.2V
20	LED-	I	背光负极, 接 0V

4.4 LCM16032ZK

引脚	名 称	方向	说 明
1	GND	X	地
2	VCC	X	3V/5V
3	NC	X	未用
4	RS (CS)	I	选择寄存器(并行) 0: 指令寄存器 1: 数据寄存器 片选(串行) 0: 禁止 1: 允许
5	RW (SID)	I	读写控制脚(并行) 0: 写入 1: 读 输入串行数据(串行)
6	E (SCLK)	I	读写数据起始脚(并行) 输入串行脉冲(串行)
7	D0	I/O	数据线 0
8	D1	I/O	数据线 1
9	D2	I/O	数据线 2
10	D3	I/O	数据线 3
11	D4	I/O	数据线 4
12	D5	I/O	数据线 5
13	D6	I/O	数据线 6
14	D7	I/O	数据线 7
*15	PSB	I/O	控制界面 0: 串行, 1: 并行 8/4 位
**16	VR	X	亮度调整端
*17	/RST	I	复位信号 0: 有效
**18	V0	X	亮度调整端
19	LEDK	X	背光电压负端, 接 0V
20	LEDA	X	背光电压正端, 接 4.2V

注: *引脚“/RST”和“PSB”可不接; 不接时, 为并行接口方式;

**引脚“VR”和“V0”之间必须接可变电阻(0~10kΩ). 一端接VR, 调整端接V0, 另一端悬空; 且可变电阻需调到显示区域的底色刚刚显示出来为止!



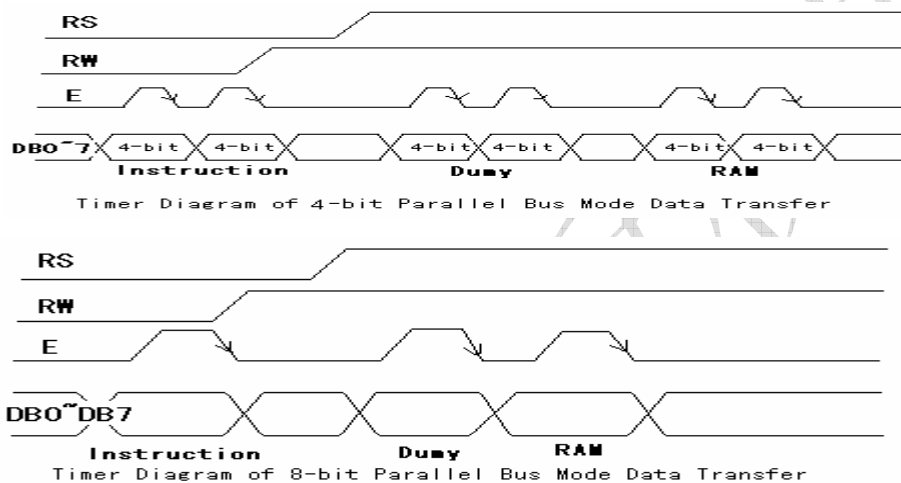
5 硬件接口

5.1 并行接口数据传输：

当 PSB 脚接高电时，模块将进入并行传输模式；在并行传输模式下，可由指令位(DL FLAG)来选择 8-BIT 或 4-BIT 接口，主控制系统将配合 (RS, RW, E, DB0..DB7) 来完成传输动作。

在 4-BIT 传输模式中，每一个八位的指令或资料都将被分为二组：较高 4 位(DB7~DB4)的资料将会被放在第一组的(DB7~DB4)部分，而较低 4 位(DB3~DB0)的资料则会被放在第二组的(DB7~DB4)部分，至于相关的另四位则在 4-位传输模式中 DB3~DB0 介面未使用。

相关介面传输讯号请参考下图说明：



5.2 串行接口数据传输 (ONLY WRITE TO LCMxxZK)：

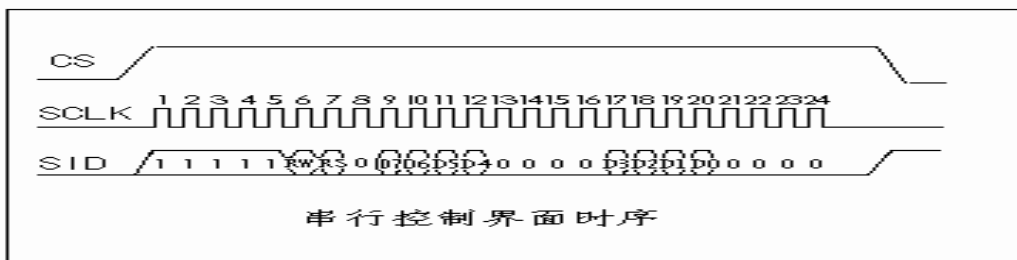
当 PSB 脚接低电位，模块将进入串行模式；在串行模式下将使用二条传输线作串行资料的传送，主控制系统将配合传输同步时钟 (SCLK) 与接收串行数据线 (SID)，来完成串行传输的动作。

在片选 CS 设为高电位时，同步时钟线 (SCLK) 输入的讯号才会被接收，另一方面，当片选 (CS) 设为低电位时，模块的内部串行传输计数与串行资料将会被重置，也就是说在此状态下，传输中的资料将被终止清除，并且将待传输的串列资料计数重设回第一位；模块选择脚 (CS) 可被固定接到高电位。

模块的同步时钟线 (SCLK) 具有独立的操作，但是当有连续多个指令需要被传输，必须确实等到一个指令完全执行完成才能传送下一笔资料，因为模块内部并没有传送/接收缓冲区。

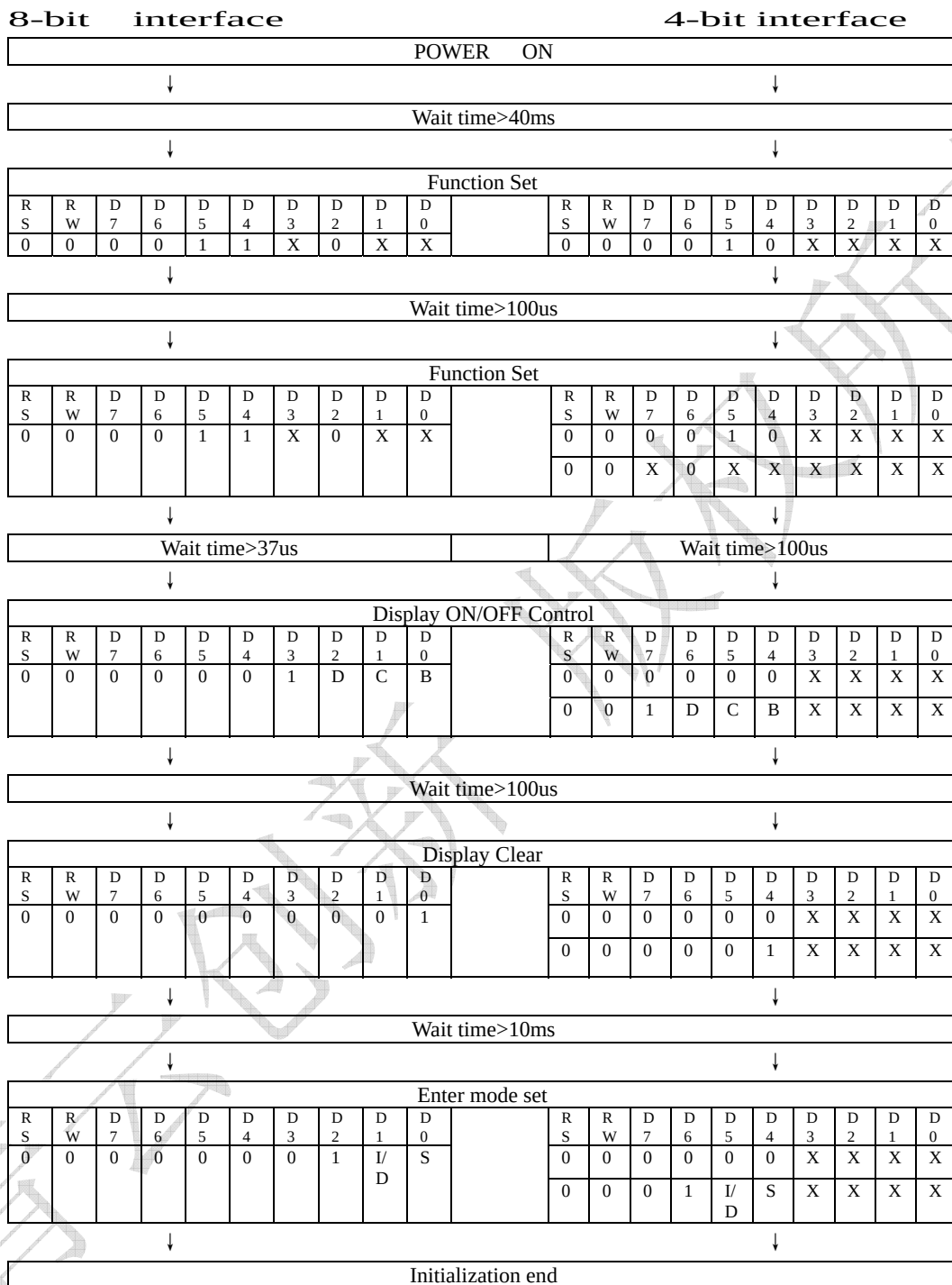
从一个完整的串行传输流程来看，一开始先传输起始位，它需先接收到五个连续的“1”（同步位串）在起始位元组，此时传输计数将被重置并且串行传输将被同步，再跟随的二个 BIT 分别指定传输方向位(RW)及暂存器选择位 (RS)，最后第八位则为“0”。

在接收到起始位元组后，每个指令/数据将分为二组接收到：较高 4 位元(DB7~DB4)的指令资料将会被放在第一组的 LSB 部分，而较低 4 位元 (DB3~DB0) 的指令资料则会被放在第二组的 LSB 部分，至于相关的另四位则都为 0。



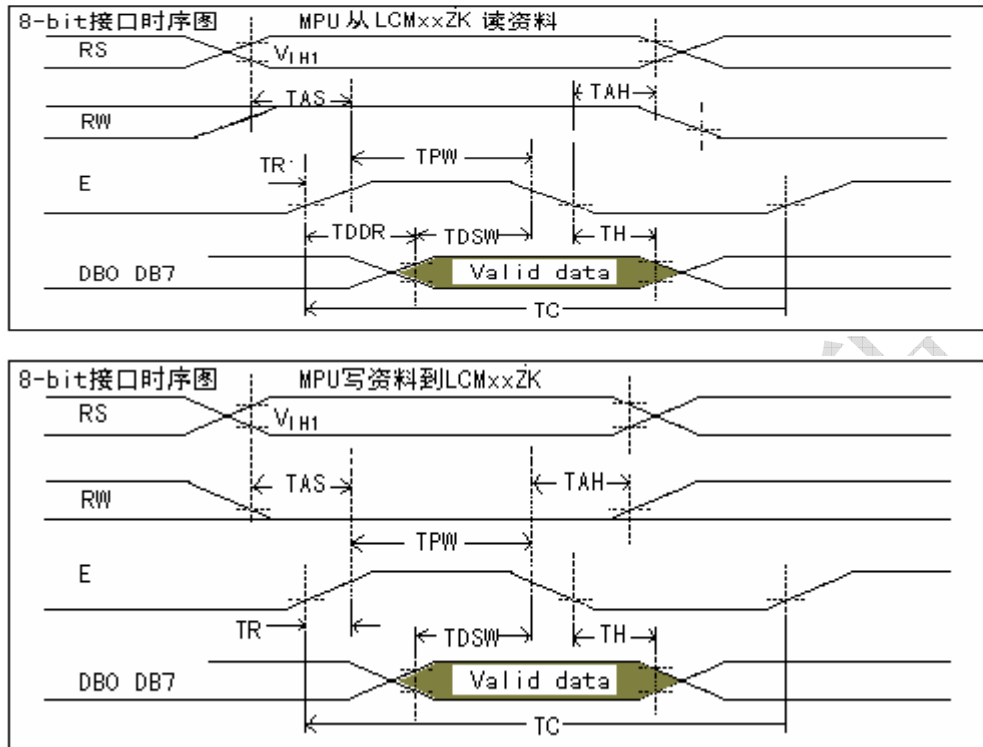


6 模块上电初始化过程（以并行方式为例）





7 相关参数及时序图

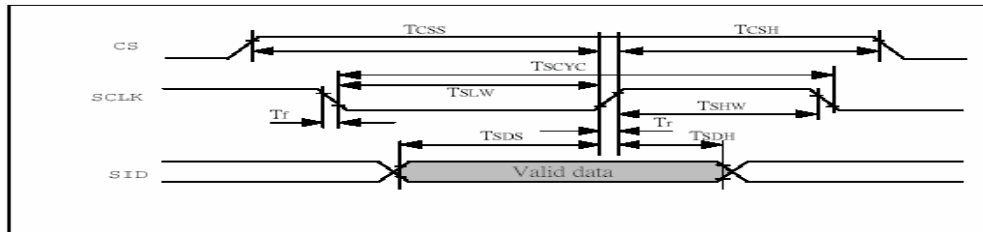


AC Characteristics(TA=25℃, VDD=5V)

Symbol	Characteristics	Test Condition	Min.	Typ.	Max.	Unit
Internal Clock Operation						
Fosc	OSC Frequency	R=33KΩ	480	540	600	KHZ
External click Operation						
FEX	External Frequency		480	540	600	KHZ
	Duty Cycle		45	50	55	%
TR,TF	Rise/Fall Time		-	-	0.2	Us
Write Mode (Writing data from MPU to this)						
Tc	Enable Cycle Time	Pin E	1200	-	-	ns
TPw	Enable Pulse Width	Pin E	140	-	-	ns
TR,TF	Enable Rise/Fall Time	Pin E	-	-	25	ns
TAS	Address Setup Time	Pins:RS,RW,E	10	-	-	ns
TAH	Address Hold Time	Pins:RS,RW,E	20	-	-	ns
TDSW	Data Setup Time	Pins:DB0-DB7	40	-	-	ns
TH	Data Hold Time	Pins: DB0-DB7	20	-	-	ns
Read Mode (Reading Data from this to MPU)						
Tc	Enable Cycle Time	Pin E	1200	-	-	ns
TPw	Enable Pulse Width	Pin E	140	-	-	ns
TR,TF	Enable Rise /Fall Time	Pin E	-	-	25	ns
TAS	Address Setup Time	Pins:RS,RW,E	10	-	-	ns
TAH	Address Hold Time	Pins:RS,RW,E	20	-	-	ns
TDDR	Data Setup Time	Pins:DB0-DB7	-	-	100	ns
TH	Data Hold Time	Pins:DB0-DB7	20	-	-	ns



串行接口下的写时序

AC Characteristics ($T_A = 25^\circ\text{C}$, $V_{DD} = 4.5\text{V}$) Serial Mode Interface

Symbol	Characteristics	Test Condition	Min.	Typ.	Max.	Unit
<i>Internal Clock Operation</i>						
f_{OSC}	OSC Frequency	$R = 33\text{K}\Omega$	470	530	590	KHz
<i>External Clock Operation</i>						
f_{EX}	External Frequency	-	470	530	590	KHz
	Duty Cycle	-	45	50	55	%
T_R, T_F	Rise/Fall Time	-	-	-	0.2	μs
TSCYC	Serial clock cycle	Pin E	400	-	-	ns
TSHW	SCLK high pulse width	Pin E	200	-	-	ns
TSLW	SCLK low pulse width	Pin E	200	-	-	ns
TSDS	SID data setup time	Pins RW	40	-	-	ns
TSDH	SID data hold time	Pins RW	40	-	-	ns
TCSS	CS setup time	Pins RS	60	-	-	ns
TCSH	CS hold time	Pins RS	60	-	-	ns

AC Characteristics ($T_A = 25^\circ\text{C}$, $V_{DD} = 2.7\text{V}$) Serial Mode Interface

Symbol	Characteristics	Test Condition	Min.	Typ.	Max.	Unit
<i>Internal Clock Operation</i>						
f_{OSC}	OSC Frequency	$R = 18\text{K}\Omega$	470	530	590	KHz
<i>External Clock Operation</i>						
f_{EX}	External Frequency	-	470	530	590	KHz
	Duty Cycle	-	45	50	55	%
T_R, T_F	Rise/Fall Time	-	-	-	0.2	μs
TSCYC	Serial clock cycle	Pin E	600	-	-	ns
TSHW	SCLK high pulse width	Pin E	300	-	-	ns
TSLW	SCLK low pulse width	Pin E	300	-	-	ns
TSDS	SID data setup time	Pins RW	40	-	-	ns
TSDH	SID data hold time	Pins RW	40	-	-	ns
TCSS	CS setup time	Pins RS	60	-	-	ns
TCSH	CS hold time	Pins RS	60	-	-	ns



8 用户命令（基本指令和扩充指令）

8.1 指令表 1（RE=0：基本指令集）

指令	指令码										说 明	执行时间
	R S	R W	D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0		
清除显示	0	0	0	0	0	0	0	0	0	1	清 DDRAM 添满“20H”，并设定 DDRAM 的位址 AC=0	4.6ms
位址清零	0	0	0	0	0	0	0	0	1	X	设定 DDRAM 的位址 AC=0，将光标移到原点，不清 DDRAM	72us
进入点设定	0	0	0	0	0	0	0	1	I / D	S	指定在资料的读取与写入时，设定光标的移动方向及指定显示的移位。	72us
显示状态开/关	0	0	0	0	0	0	1	D	C	B	D=1：整体显示 ON C=1：光标 ON B=1：光标位置 ON	72us
光标或显示移位控制	0	0	0	0	0	1	S / C	R / L	X	X	设定光标的移动与显示的移位控制位元；不改变 DDRAM	72us
功能设定	0	0	0	0	1	DL	X	0	X	X	DL=1 8-bit 控制界面 DL=0 4-bit 控制界面 RE=1：扩充指令集动作 RE=0：基本指令集动作	72us
设定 CGRAM	0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0	设定 CGRAM 位址到位址计数器 AC	72us
设定 DDRAM	0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0	设定 DDRAM 位址到位址计数器 AC AC6 固定=0	72us
读取忙标志	0	1	BF6	AC5	AC4	AC3	AC2	AC1	AC0		读取忙标志(BF)，可以确认内部动作是否完成，同时可以读出位址计数器 AC	0
写数据到 RAM	1	0	D7	D6	D5	D4	D3	D2	D1	D0	写入数据到内部 RAM (DDRAM/CGRAM/IRAM/GDRAM)	72us
读出 RAM 的值	1	1	D7	D6	D5	D4	D3	D2	D1	D0	从内部 RAM 读取资料 (DDRAM/CGRAM/IRAM/GDRAM)	72us



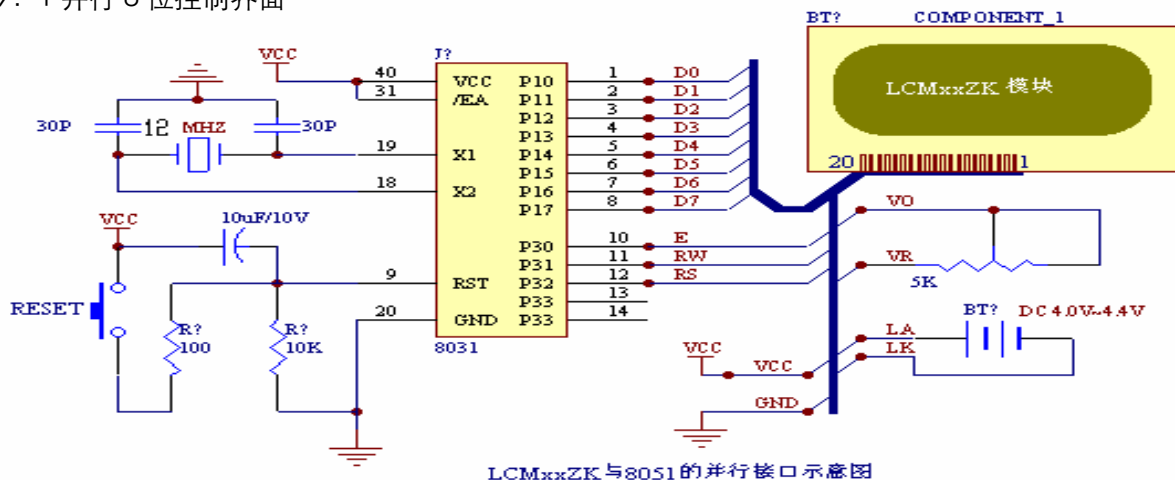
8. 2 指令表 2 (RE=1, 扩充指令集)

指令	指令码										说明	执行时间
	R S	R W	D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0		
待命模式	0	0	0	0	0	0	0	0	0	1	进入待命模式, 执行任何其他指令都可终止待命模式	72us
卷动位址或 RAM 位址选择	0	0	0	0	0	0	0	0	1	S R	SR=1: 允许输入垂直卷动位址 SR=0: 允许输入 IRAM 位址(扩充指令) (模块暂未提供) SR=0: 允许输入 CGRAM 位址(基本指令)	72us
反白选择	0	0	0	0	0	0	0	1	R 1	R O	选择 4 行中的任一行作反白显示, 并可决定反白与否 (不适用 LCM12864ZK)	72us
睡眠模式	0	0	0	0	0	0	1	S L	X	X	SL=1: 脱离睡眠模式 SL=0: 进入睡眠模式	72us
扩充功能设定	0	0	0	0	1	D L	X	1	R E	G 0	DL=1 8-bit 控制界面 DL=0 4-bit 控制界面 RE=1: 扩充指令集动作 RE=0: 基本指令集动作 G=1: 绘图显示 ON G=0: 绘图显示 OFF	72us
设定 IRAM 位址或卷动位址	0	0	0	1	A C 5	A C 4	A C 3	A C 2	A C 1	A C 0	SR=1: AC5~AC0 为垂直卷动位址 SR=0: AC3~AC0 为 ICON RAM 地址 (模块暂未提供)	72us
设定绘图 RAM 地址	0	0	1	O A C 6	O A C 5	O A C 4	A C 3	A C 2	A C 1	A C 0	设定 GDRAM 位址 先设垂直地址, 再设水平地址 垂直地址 AC6~AC0 (0~63) 水平地址 AC3~AC0 (0~15)	72us

9 外部接口应用

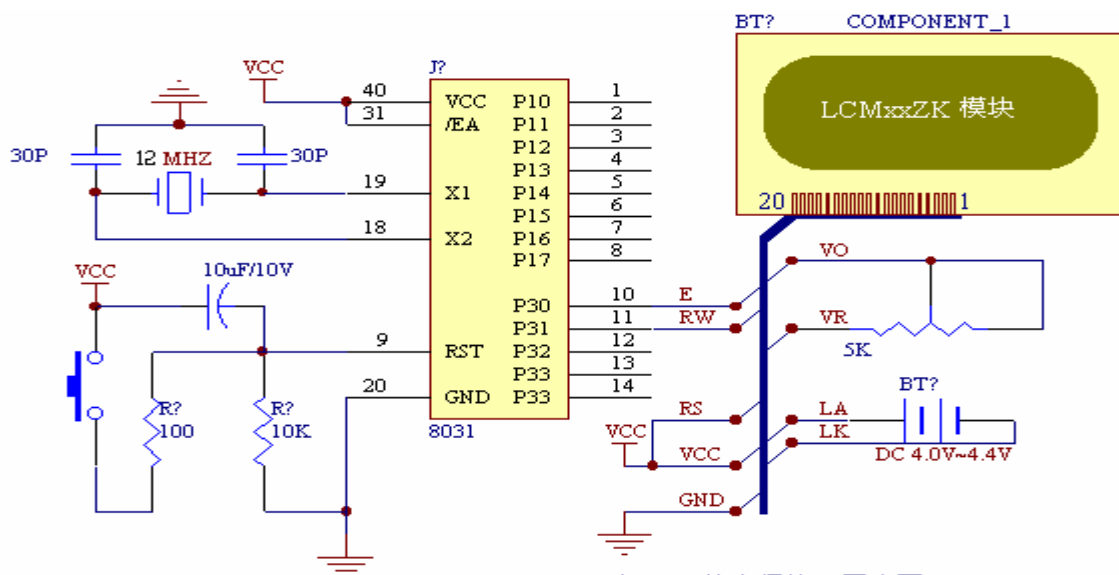
以 LCM12232ZK 与 80C51 为例

9. 1 并行 8 位控制界面





9.2 串行控制



编程请参考“应用编程说明”

感谢您关注和使用我们的 LCMxxZK 产品，欢迎您提出您的要求、意见和建议，我们将竭诚为您服务，让您满意。您可以浏览 www.qingyun-it.com 了解最新的产品与应用信息，或拨打电话 010-62168698，62168699 以及向 bjqycx@public2.bta.net.cn 或 display@qingyun-it.com 邮箱发 E-mail 获取具体的技术咨询与服务。